

PATENT
008733-20019
Express Mail Label No. EL 340 697 217 US

jc526 U.S. PTO
09/350313
07/09/99

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

JANG, Jin of Seoul, Korea; YOON, Soo-Young of Daejeon, Korea; OH, Jae-Young of Jeju-Shi, Korea; SHON, Wood-Sung of Seoul, Korea; PARK, Seong-Jin of Seoul, Korea

Serial No: NOT ASSIGNED

Filed: July 9, 1999

For: METHOD OF CRYSTALLIZING AMORPHOUS
SILICON LAYER AND CRYSTALLIZING
APPARATUS THEREOF

Art Unit: NOT ASSIGNED

Examiner: NOT ASSIGNED

TRANSMITTAL OF PRIORITY DOCUMENT

Box Patent Application
Assistant Commissioner for Patents
Washington, D.C. 20231

Dear Sir:

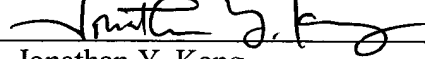
Enclosed herewith are certified copies of Korean patent application Nos. 1998/22716 filed July 10, 1998 and 1998/44230 filed October 21, 1998, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

LOEB & LOEB LLP

Date: July 9, 1999

By: 
Jonathan Y. Kang
Registration No. 38199
Attorney for Applicant(s)

10100 Santa Monica Blvd., 22nd Floor
Los Angeles, California 90067-4164
Telephone: 310-282-2000
Facsimile: 310-282-2192

JCS26 U.S. PTO
09/350313
07/09/99

대한민국 특허청

KOREAN INDUSTRIAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

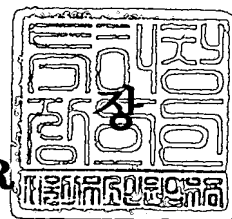
출원번호 : 1998년 특허출원 제22716호
Application Number

출원년월일 : 1998년 7월 10일
Date of Application

출원인 : 장진
Applicant(s)

1999년 6월 17일

특허청
COMMISSIONER



27716

[별지 제10호 서식]

방식	담당	심사관
심사		98.7.11
사		
명		

17. 6
【서류명】 특허 출원서

【수신처】 특허청장 귀하

【제출일자】 1998. 7. 10 - 1호 정정

【국제특허분류】

【발명의 국문명칭】 플라즈마를 이용한 비정질 막의 결정화 방법

【발명의 영문명칭】

【출원인】

【국문성명(명칭)】 장 진

【영문성명(명칭)】 Jang Jin

【주민등록번호(출원인코드)】 541128-1634627

【출원인구분】 국내자연인

【전화번호】 (02) 595-8435

【우편번호】 137-030

【주소】 서울특별시 서초구 잠원동 53 현대아파트 102동 1103호

【국적】 Korea

【대리인】

【성명】

【대리인코드】

【전화번호】

【우편번호】

【주소】

【발명자】

【국문성명】 장 진

【영문성명】 Jang Jin

【주민등록번호】 541128-1634627



【우편번호】 137-030

【주소】 서울특별시 서초구 잠원동 53 현대아파트 102동 1103호

【국적】 Korea

【발명자】

【국문성명】 윤 수영

【영문성명】 Yoon Soo-young

【주민등록번호】 660407-1401110

【우편번호】 301-090

【주소】 대전시 중구 옥계동 42-18 (20통 1반)

【국적】 Korea

【발명자】

【국문성명】 오 재영

【영문성명】 Oh Jae-young

【주민등록번호】 720101-1953921

【우편번호】 690-062

【주소】 제주도 제주시 화북 2동 4925-27

【국적】 Korea

【우선권주장】

【출원국명】

【출원종류】

【출원번호】

【출원일자】

【증명서류】

【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다.

출원인(대리인) 장 진

【심사청구】 특허법 제 60조 · 실용신안법 제15조의 규정에 의하여 위와 같이 출원심사를 청구합니다.

청구인(대리인) (인)

【조기공개】 특허법 제64조 · 실용신안법 제15조의 규정에 의하여 위와 같이 출원공개를 신청합니다.

신청인(대리인) (인)

【수수료】

【기본출원료】 17 면 39,000 원

【가산출원료】

면 원

【우선권주장료】

건 원

【심사청구료】

항 원

【합계】

27,300 원 감면후금액

【첨부서류】 1. 출원서 부분 2통

2. 요약서·명세서 및 도면 각 3통

3. 대리인의 경우 그 대리권을 증명하는 서류 1통

4. 기타 법령에서 정한 증명서류 1통

5. 감면신청서 1부

요 약 서

저온 다결정 실리콘의 제조는 형성온도가 낮아 제조단가가 낮고, 대면적화가 가능하며, 성능면에서 고온 다결정 실리콘과 대등 또는 우수하다. 새로운 저온 결정화 방법으로 금속유도 결정화법이 있다. 즉 특정한 종류의 금속을 비정질 실리콘에 접촉시켜 낮은 온도에서 결정화를 유도할 수 있다. 금속유도 결정화는 금속과 실리콘 계면사이에 형성된 실리사이드에 의하여 결정화가 촉진되어 결정화 온도를 낮춘다. 본 발명은 플라즈마를 이용하여 비정질 실리콘을 결정화한 다결정 실리콘(polycrystalline silicon)에 관한 것이다. 금속 유도 결정화는 저온 결정화라는 장점에도 불구하고, 결정화시간은 $\sim 500^{\circ}\text{C}$ 에서 20시간 정도로 많은 시간이 요구되고, 결정화된 실리콘 박막내의 금속에 의한 오염으로 실리콘 박막 본래의 특성이 변화한다. 본 발명에서는 결정화시간이 50분 이내로 아주 짧고, 결정화 온도 또한 일반적인 금속 유도 결정화 방법보다 100°C 가량 낮은 400°C 에서 결정화되었다. 특히 실리콘 박막내의 금속오염을 피하기 위하여 플라즈마 세기 및 노출 시간을 조절하여 결정화된 박막내의 금속오염을 피할 수 있다. 상기 방법으로 제작된 다결정 실리콘 박막은 박막트랜지스터에 응용될 수 있다. 특히 고해상도 능동행렬액정표시장치(AM-LCD)의 구동소자로 응용되는 다결정 실리콘 박막트랜지스터에 응용될 수 있다.

명 세 서

1. 발명의 명칭

플라즈마를 이용한 비정질 막의 결정화 방법

2. 도면의 간단한 설명

제 1 도는 본 발명에 의한 플라즈마를 이용한 (a) 비정질 실리콘/절연막/기판, (b) 비정질 실리콘/플라즈마 노출/비정질 실리콘/절연막/기판, (c) 절연막/비정질 실리콘/절연막/기판 구조의 단면도.

제 2 도는 본 발명의 실시 예에 따라서 제작된 다결정 실리콘/절연막/유리기판의 단면도.

제 3 도는 본 발명의 실시 예에 의해 500℃에서 결정화된 다결정 실리콘 박막의 플라즈마노출 시간에 따른 라만 스펙트럼.

제 4도는 본 발명의 실시 예에 의해 제작된 다결정 실리콘 박막의 어닐링 온도에 따른 라만 스펙트럼.

제 5도는 본 발명의 실시 예에 의해 500℃에서 결정화된 다결정 실리콘 박막의 투과전자현미경(TEM:Transmittance Electron Microscopy)사진.

제 6도는 본 발명의 실시 예에 의해 제작된 다결정 실리콘 박막의 전기전도도.

* 도면의 주요 부분에 대한 부호의 명칭

11 : 유리

12 : 절연체

13 : 비정질 실리콘

14 : 플라즈마 노출

23 : 다결정 실리콘

3. 발명의 상세한 설명

[발명의 목적]

본 발명은 플라즈마를 이용하여 비정질 실리콘을 결정화한 다결정 실리콘(polycrystalline silicon)에 관한 것이다. 본 발명의 목적은 플라즈마를 이용하여 비정질 실리콘의 결정화를 가속시키고 결정화 온도를 낮추는 데에 있다. 또한 플라즈마의 밀도 및 노출 시간을 조절하여 결정화된 실리콘 박막내의 금속오염을 피하고, 대면적의 유리기판에 금속유도화된 다결정실리콘을 형성하는데 있다.

[발명이 속하는 기술분야 및 그 분야의 종래 기술]

저온 다결정 실리콘은 형성온도가 낮아 제조단가가 낮고, 대면적화가 가능하며, 성능 면에서 고온 다결정 실리콘과 대등하다. 이러한 저온의 다결정 실리콘을 형성하는 방법으로는 고상 결정화방법(solid phase crystallization ; SPC), 레이저 결정화(laser crystallization)법 등이 있다. 레이저를 이용한 결정화 방법은 400 °C 이하의 저온결정화가 가능하고[Hiroiyaki Kuriyama, et. al, Jpn. J. Appl. Phys. 31, 4550 (1992)] 우수한 특성을 갖는 장점이 있으나, 결정화가 불균일하게 일어나고 고가의 장비와 낮은 생산성으로 인하여 대면적 기판위에 다결정 실리콘을 제작하는 경우에 적합하지 않다. 또한 고상결정화 방법은 저가의 장비를 사용하여 균일한 결정질을 얻을 수 있으나, 높은 결정화온도와 장시간이라는 문제점으로 인하여 유리기판을 사용할 수 없고, 생산성이 낮다는 단점을 가지고 있다.

낮은 온도에서 비정질 실리콘을 결정화시키는 새로운 방법으로 금속유도 결정화법이 있다[M. S. Haque, et. al, J. Appl. Phys. 79, 7529(1996)]. 금속유도 결정화 방법은 특정한 종류의 금속을 비정질 실리콘에 접촉하게 하여 비정질 실리콘의 결정화 온도를 낮추는 방법이다. 니켈에 의한 금속유도 결정화는 니켈 실리콘사이드의 마지막 상인

NiSi₂가 결정화 핵[C. Hayzelden, et. al, J. Appl. Phys. 73, 8279 (1993)]으로 작용하여 결정화를 촉진한다. 실제로 NiSi₂는 실리콘과 같은 구조를 가지며, 격자상수는 5.406Å으로 실리콘의 5.430Å과 매우 비슷하여, 비정질 실리콘의 결정화 핵으로 작용하여 <111> 방향으로 결정화를 촉진한다[C. Hayzelden, et. al, Appl. Phys. Lett. 60, 225 (1992)]. 비정질 실리콘의 결정화는 N₂, O₂ 플라즈마에 의해 결정화가 촉진된다. 이는 플라즈마에 의해 챔버내부의 금속원자들이 비정질 실리콘 박막 위에 증착되어 금속유도 결정화가 일어난다[Tanemasa. Asano, et. al, Jpn. J. Appl. Phys. Vol 36, pp. 1415-1419 (1997)]. 이러한 금속유도 결정화 방법은 어닐링 시간, 어닐링 온도, 금속의 양에 영향을 받는다. 일반적으로 금속의 양이 증가함에 따라 결정화 온도는 낮아진다.

[발명이 이루고자 하는 기술적 과제]

금속유도 결정화는 저온 결정화라는 장점에도 불구하고, 결정화를 위해서는 500 ℃ 이상에서 20 시간 이상의 열처리 시간이 필요하다. 여전히 양산에 적용하기에는 결정화 온도가 높고, 많은 열처리 시간이 요구된다. 또한 금속의 양이 많아짐에 따라 금속유도 결정화 효과는 증가하지만 이에 따른 금속오염 문제도 점점 커지게 되어 결정화된 실리콘 박막내의 금속에 의한 오염으로 실리콘 박막 본래의 특성이 변화한다. 따라서 결정화를 위한 열처리 시간과 온도를 낮추고, 금속유도 결정화된 실리콘 박막내의 금속오염을 줄이는 것이 매우 중요하다.

[발명의 구성 및 작용]

상기와 같은 목적을 달성하기 위한 본 발명에 따른 다결정 실리콘의 특징은 플라즈마를 이용하여 박막의 결정화를 촉진시켜 낮은 온도에서 비정질 실리콘을 결정화하는 데 있다. 먼저, 석영이나 유리 또는 산화막 등의 절연기판상에 비정질 실리콘 반도체층을 형성하고, 상기 반도체 층위에 RF 또는 DC 플라즈마를 노출시킨 후, 비정질 실

리콘 박막을 결정화한다.

질소(N_2) 혹은 헬륨(He) 가스를 사용하여 비정질 실리콘 반도체 층을 RF 또는 DC 플라즈마에 노출시킨 후 열처리하거나, RF 또는 DC 플라즈마에 노출시키며 열처리하여 결정화한 다결정 실리콘 반도체 층을 형성한다. 이때 RF 또는 DC 플라즈마 세기 및 노출시간을 조절하여, 박막내의 금속양을 조절한다. 플라즈마에 의해 특정 금속만이 비정질 실리콘 층 위에 증착되기 위하여, 챔버내부에 금속봉 또는 금속판을 통해 플라즈마를 생성시킨다. 이때 금속물질로는 Au, Ag, Al, Sb, In 등의 귀금속과 Ni, Mo, Pd, Co, Ti, Cu, Fe, Cr 등의 실리사이드를 형성하는 전이금속을 사용한다.

[실시예]

제 1도는 본 발명에 의한 플라즈마를 이용한 비정질 실리콘과 플라즈마 노출 층의 단면도이다. 비정질 실리콘과 플라즈마 노출 순서에 따라 (a) 플라즈마 노출/비정질 실리콘, (b) 비정질 실리콘/플라즈마 노출/비정질 실리콘, (c) 플라즈마 노출/절연막/비정질 실리콘 각각을 유리기판위 절연막에 증착하였다.

제 2도는 본 발명의 실시 예에 따라 제작한 다결정 실리콘/유리기판의 단면도이다. 제 1도 (a), (b), (c)구조에서 각각의 비정질 실리콘은 플라즈마에 의하여 다결정화된다.

제 3도는 본 발명의 실시 예에 따라 500 $^{\circ}C$ 에서 플라즈마 노출 시간에 따라 20분 열처리하여 결정화한 플라즈마 노출 시간에 따른 라만세기의 변화를 나타낸다. 이때 플라즈마는 RF 플라즈마를 사용하였으며, 플라즈마 전력은 20 W, 여기 가스로는 질소를 사용하였다. 플라즈마를 가하지 않은 경우 결정질 실리콘에 의한 피크가 나타나고 있지 않으며, 플라즈마 노출시간이 증가함에 따라 결정질에 의한 라만피크의 세기가 증가하였다. 결정질에 의한 라만피크는 $\sim 520\text{ cm}^{-1}$ 부근의 TO(transverse optical) 또는 모드(phonon mode)에 의한 날카로운 피크와 $\sim 510\text{ cm}^{-1}$ 부근의 미세 결정입자에

의한 넓은 피크가 나타나고 있다.

제 4도는 본 발명의 실시 예에 의해 제작된 다결정 실리콘 박막의 열처리 온도에 따른 라만세기를 나타낸다. 이때 플라즈마 노출 시간과 열처리 시간은 각각 10분과 20분이다. 플라즈마에 의한 박막내의 열전도를 막기 위하여 모든 비정질 실리콘 박막은 100 °C 에서 플라즈마 노출을 행하였으며, 플라즈마가 없는 상태에서 열처리하였다. 400 °C 이상의 온도에서 열처리한 박막에서 결정질에 의한 피크가 나타나고 있으며 380 °C에서는 결정질에 의한 라만피크는 보이지 않는다. 또한 열처리 온도가 증가함에 따라 피크의 세기가 증가하지만 460 °C 이상의 온도에서는 거의 동일한 특성을 갖는다.

제 5도는 본 발명의 실시 예에 의해 500 °C에서 결정화된 다결정 실리콘 박막의 투과전자현미경 (TEM) 명시야상과 전자 회절무늬이다. <111> 방향의 막대모양의 결정상이 나타나고 있으며, 막대모양 결정상의 폭은 대략 ~1,000 Å, 길이는 수 μm 이다. 이러한 결정상은 금속이 함유된 비정질 실리콘 박막의 결정화시 나타나는 결정상으로 플라즈마에 의해 금속이 박막표면에 흡착됨을 알 수 있다. 박막 내부에서 비정질은 관찰되지 않으며, 전자회절 무늬 또한 <011>로 정렬되어 있음을 알 수 있다.

제 6도는 본 발명의 실시 예에 의해 제작된 다결정 실리콘 박막의 전기전도도 특성이다. RF 전력 20 W 로 5분 플라즈마 노출후, 500 °C 10분간 결정화 하였다. 사용된 비정질 실리콘 박막과 결정화된 다결정 실리콘 박막의 전기전도도 활성화 에너지는 각각 0.72, 0.48 eV이며, 결정화된 후 암전기전도도는 10^{-10} 에서 10^{-5} S/cm 로 높아졌다. 호핑(hopping) 전도는 나타나고 있지 않으며, ELA(eximer laser annealing) poly-Si 과 같은 활성화된 형태(activated form)를 나타낸다.

[발명의 효과]

본 발명의 결과, 300 ~ 1,000 °C 정도의 온도에서 비정질 실리콘을 결정화하였으

며, 50분 이내의 짧은 열처리시간 동안에 박막전체가 완전히 결정화가 되었으며, 플라즈마 노출 시간에 따라 박막내의 금속양을 조절하여 결정화된 박막내의 금속오염을 현저하게 줄일 수 있다.

본 발명의 결과는 액정표시장치(Liquid Crystal Display)의 구동소자인 박막트랜지스터의 제작에 응용될 수 있다. 또한 SRAM, 태양전지 등의 전자소자 제작에 응용될 수 있다.

4. 특허 청구의 범위

[청구항 1] 기판위에 형성된 비정질 막을 결정화시키기 위하여, 비정질 막이 플라즈마에 노출된 후에 비정질 막을 어닐링하는 단계를 포함하는 것을 특징으로 하는 비정질 막을 결정화시키는 방법.

[청구항 2] 비정질 막에 플라즈마를 노출시키는 단계와 비정질 실리콘을 어닐링하는 단계가 동시에 이루어지는 것을 포함하는 것을 특징으로 하는 비정질 실리콘을 결정화시키는 방법.

[청구항 3] 제 1항 내지 제 2항에 있어서,
비정질 막위에 부분적으로 플라즈마에 노출되는 것을 특징으로 하는 비정질 막을 결정화시키는 방법.

[청구항 4] 제 1항, 제 2항 내지 제 3항에 있어서,
플라즈마가 RF 플라즈마인 것을 특징으로 하는 비정질 막을 결정화시키는 방법

[청구항 5] 제 1항, 제 2항 내지 제 3항에 있어서,
플라즈마가 DC 플라즈마인 것을 특징으로 하는 비정질 막을 결정화시키는 방법

[청구항 6] 제 1항, 제 2항 내지 제 3항에 있어서,
플라즈마가 마이크로 플라즈마 인 것을 특징으로 하는 비정질 막을 결정화시키는 방법

[청구항 7] 제 1항, 제 2항, 제 5항 내지 제 6항에 있어서,
플라즈마 형성시 전극이 전이금속인 것을 특징으로 하는 비정질막을 결정화시키는 방법.

[청구항 8] 제 1항, 제 2항, 제 5항 내지 제 6항에 있어서,

플라즈마 형성시 전극이 준 귀금속인 것을 특징으로 하는 비정질막을 결정화시키는 방법.

[청구항 9] 제 1항, 제 2항, 제 3항, 제 4항 내지 제 8항에 있어서,

어닐링온도가 300 ~ 1,000 °C인 것을 특징으로 하는 비정질 막을 결정화시키는 방법.

[청구항 10] 제 7항에 있어서,

플라즈마를 형성하기 위하여 전극이 니켈인 것을 특징으로 하는 비정질 막을 결정화시키는 방법

[청구항 11] 제 7항에 있어서,

플라즈마를 형성하기 위하여 전극이 니켈합금인 것을 특징으로 하는 비정질 막을 결정화시키는 방법

[청구항 12] 제 7항에 있어서,

플라즈마를 형성하기 위하여 전극이 코발트인 것을 특징으로 하는 비정질 막을 결정화시키는 방법

[청구항 13] 제 7항에 있어서,

플라즈마를 형성하기 위하여 전극이 철인 것을 특징으로 하는 비정질 막을 결정화시키는 방법

[청구항 14] 제 1항 , 제 2항 내지 제 3항에 있어서,

플라즈마에 노출된 시간이 0.1초 부터 1,000초인 것을 특징으로 하는 비정질 막을 결정화시키는 방법

[청구항 15] 제 1항 , 제 2항 내지 제 3항에 있어서,

플라즈마를 형성하기 위한 가스압력이 0.5 mTorr로 부터 100 Torr 사이인 것을 특징으로 하는 비정질 막을 결정화시키는 방법

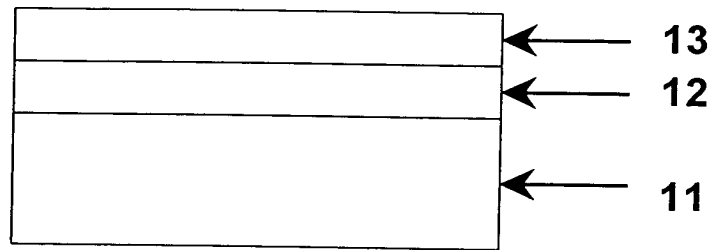
[청구항 16] 제 1항, 제 2항 내지 3항에 있어서,

비정질 막이 비정질 실리콘인 것을 특징으로 하는 비정질 막을 결정화시키는 방법

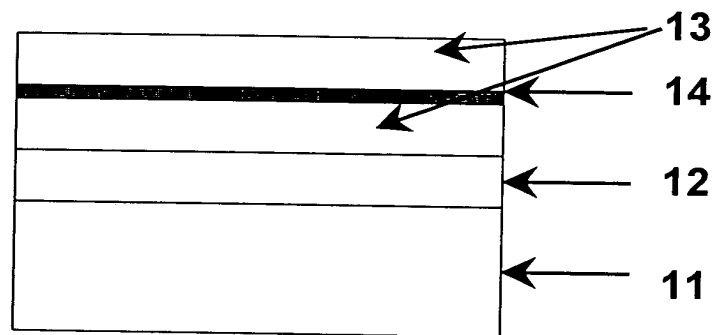
[청구항 17] 제 2항에 있어서,

비정질 막에 플라즈마가 노출되는 시간과 결정화를 위한 어닐링 시간이 다른 것을 특징으로 하는 비정질 막을 결정화시키는 방법

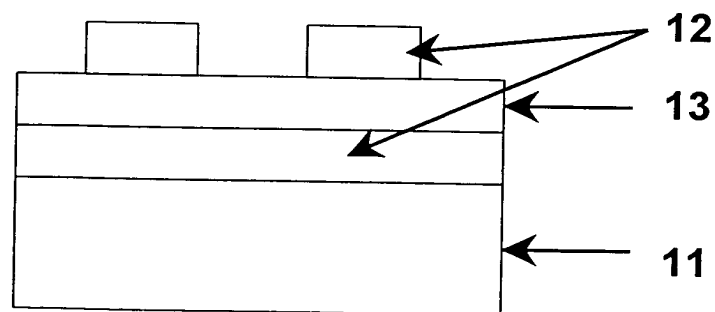
제 1 도



(a)

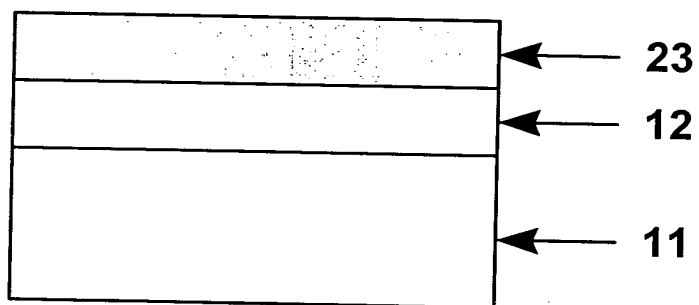


(b)

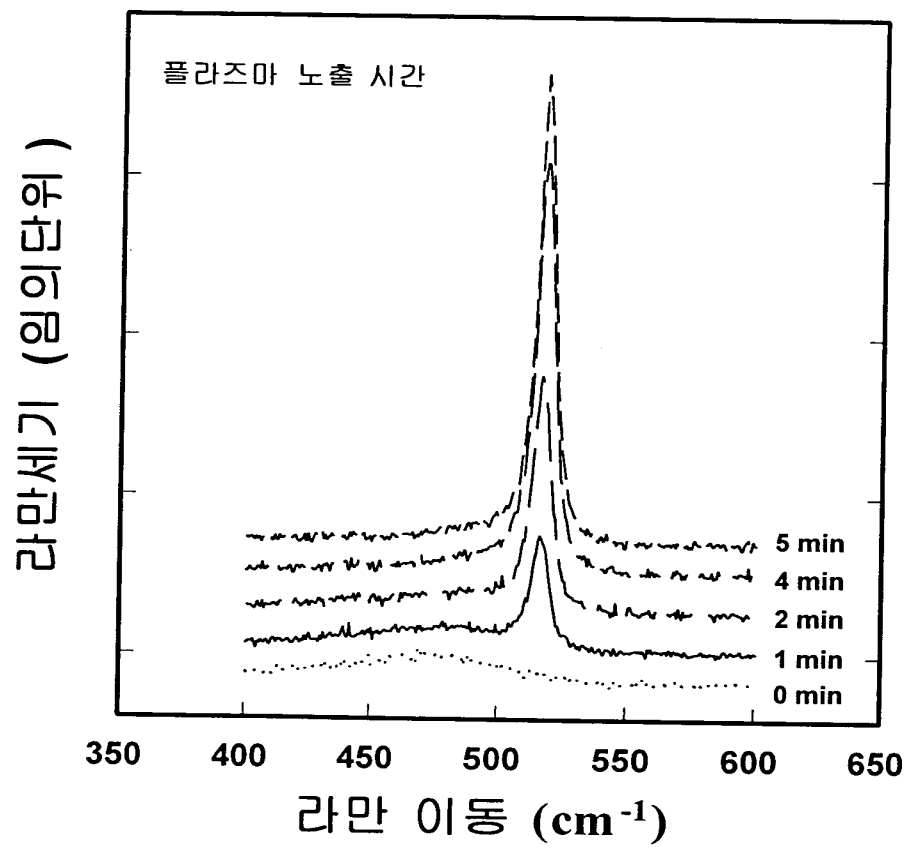


(c)

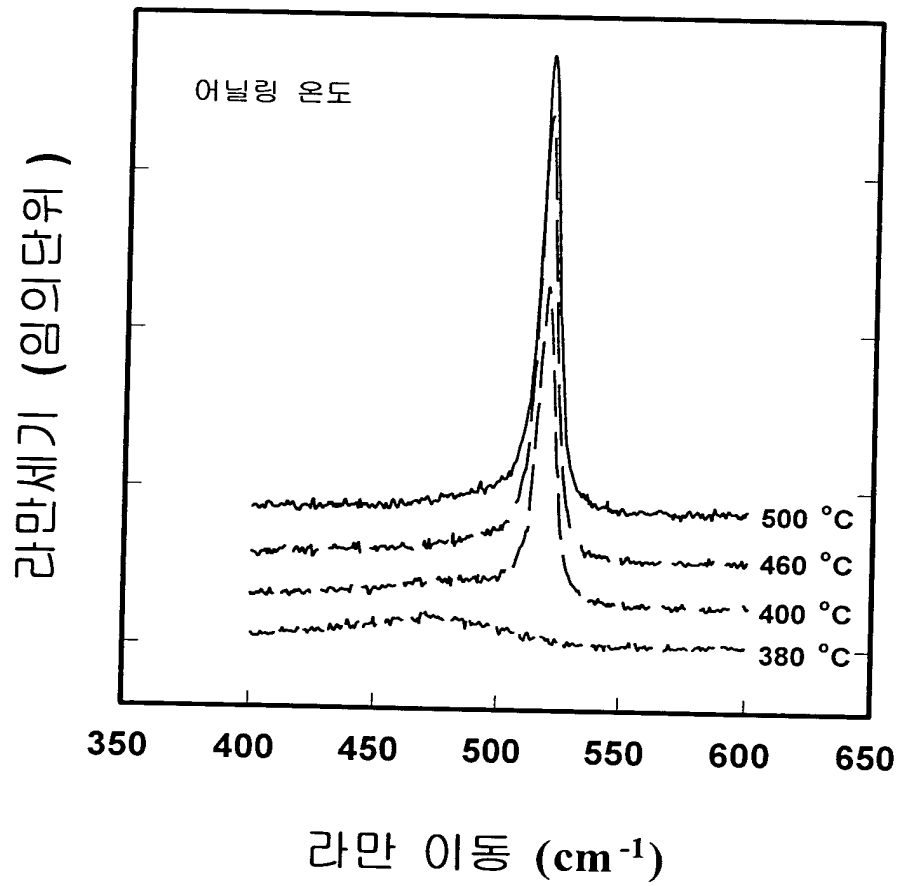
제 2 도



제 3 도



제 4 도



제 5 도



제 6 도

